

EXPRESS MAIL EV 438075300 US
Serial No. 10/501,530

PATENT
PD020002

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Reiner Noske
Serial No. : 10/501,530
Filed : July 14, 2004
Int'l Appln. No. : PCT/EP02/14711
Int'l Filing Date : December 23, 2002
For : METHOD FOR STORING VIDEO SIGNALS
Examiner : Unknown
Art Unit : 1652

PRIORITY DOCUMENT UNDER 35 U.S.C. 119

MAIL STOP PCT
Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

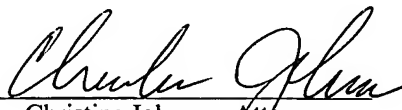
Sir:

Attached hereto is a certified copy of the priority document referred to in the Declaration which accompanied this application and the priority of which is claimed in the Declaration. The priority document was filed in Germany on January 14, 2002, Serial No. 10200990.2.

Respectfully submitted,

Reiner Noske

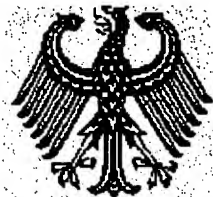
By:


Christine Johnson, Attorney
Registration No.: 38,507
(609) 734-6892

THOMSON Licensing Inc.
Patent Operations
PO Box 5312
Princeton, NJ 08543-5312

Date: February 8, 2005

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen:

102 00 990.2

Anmeldetag:

14. Januar 2002

Anmelder/Inhaber:

Broadcast Television Systems Media Solutions
GmbH, 64331 Weiterstadt/DE

Bezeichnung:

Verfahren zur Speicherung von Videosignalen

IPC:

H 04 N 5/907

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 25. November 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Holß

**CERTIFIED COPY OF
PRIORITY DOCUMENT**

5

BESCHREIBUNG

Verfahren zur Speicherung von Videosignalen

10

Technisches Gebiet

Die Erfindung betrifft ein Verfahren zur Speicherung von
15 Videosignalen mit Hilfe eines beim Schreiben und Lesen
synchron betriebenen Schreib-Lese-Speichers (SDRAM), wobei
dem Schreib-Lese-Speicher ein weiterer Speicher (FIFO) mit
unterschiedlichen Frequenzen zum Schreiben und Lesen
nachgeschaltet ist.

20

Hintergrund der Erfindung

In fernsehtechnischen Geräten und Anlagen ist häufig eine
25 Speicherung von Videosignalen erforderlich, wobei das
Lesen und Schreiben mit verschiedenen Takten vorzunehmen
ist. Dies ist beispielsweise in Filmabtastern und in
Synchronisiergeräten der Fall. Speicherbausteine, bei
denen mit einem anderen Takt gelesen als geschrieben
30 werden kann, sind beispielsweise sogenannte FIFOs (First-
In-First-Out). Diese haben jedoch den Nachteil, dass sie
für die für die obengenannten Zwecke benötigte große
Kapazität nur mit einem erheblichen Aufwand zur Verfügung
stehen. Außerdem schränkt die bei den FIFOs gegebene
35 Beibehaltung der zeitlichen Folge des Signals, also der
Bildelemente, ihre Verwendung erheblich ein. Diesbezüglich
sind zwar Schreib-Lese-Speicher mit wahlfreiem Zugriff
(RAM = Random Access Memories) vorteilhafter. Das

- 5 Adressieren und Umschalten zwischen Schreib- und Lese-Betrieb vermindert jedoch die Geschwindigkeit.

Darstellung der Erfindung

10

Das erfindungsgemäße Verfahren besteht darin, dass die zu speichernden Videosignale in mehrere parallele Datenströme aufgeteilt werden, dass die Datenströme derart zeitkomprimiert werden, dass die komprimierten Datenströme
15 nur einen Teil eines vorgegebenen Schreib-Lese-Zyklus für den Schreib-Lese-Speicher einnehmen, dass aus dem Schreib-Lese-Speicher gelesene Datenströme über den weiteren Speicher geleitet und zu Videosignalen zusammengefasst werden.

20

Das erfindungsgemäße Verfahren ermöglicht schnelles Lesen und Schreiben, so dass auch Videosignale mit sehr hohen Bitraten gespeichert werden können. Außerdem sind SDRAMs mit großen Kapazitäten preiswert zu erhalten. Bei dem
25 erfindungsgemäßen Verfahren wird das schnelle Schreiben und Lesen insbesondere dadurch ermöglicht, dass nicht jeder Speicherplatz einzeln adressiert zu werden braucht, sondern lediglich eine Bankadresse für einen Datenblock verwendet wird, der beispielsweise aus 512 Bildelementen
30 besteht, die in der gleichen Folge wieder gelesen werden. Dennoch ist das erfindungsgemäße Verfahren äußerst flexibel und ermöglicht ein Lesen der Videosignale, das weitgehend unabhängig vom Takt und der Struktur (Zahl der Bildelemente, Zeilenzahl, Zwischenzeile oder progressiv)
35 der zugeführten Videosignale ist.

Um ein gegenüber dem Schreiben schnelleres Lesen der Videosignale zu ermöglichen, kann bei dem erfindungsgemäßen Verfahren vorgesehen sein, dass der

- 5 Schreib-Lese-Zyklus eine Schreibperiode und mindestens eine Leseperiode umfasst. Dabei hat es sich als vorteilhaft herausgestellt, wenn der Schreib-Lese-Zyklus eine Schreibperiode und drei Leseperioden umfasst.
- 10 Eine vorteilhafte Ausgestaltung des erfindungsgemäßen Verfahrens besteht darin, dass die Schreib- bzw. Leseperioden jeweils vor dem Schreiben bzw. Lesen Steuerzeitabschnitte zum Einstellen des Schreib-Lese-Speichers zum Schreiben bzw. Lesen und nach den Schreib-
- 15 bzw. Leseperioden Steuerzeitabschnitte zum Abschließen des Schreibens bzw. Lesens enthalten. In diesen Zeitabschnitten werden den Schreib-Lese-Speichern alle für das folgende Schreiben oder Lesen erforderlichen Kommandos zugeführt.
- 20 Dabei kann ferner vorgesehen sein, dass in den Zeitabschnitten ferner ein Auffrischen des Schreib-Lese-Speichers erfolgt. Diese Ausgestaltung kann derart weitergebildet sein, dass in den vor dem Schreiben bzw.
- 25 Lesen liegenden Steuerzeitabschnitten folgende Code-Folge dem Schreib-Lese-Speicher zugeführt wird: NOPs, PALL, NOPs, REF, ACTV, ACTV, NOPs.
- 30 Dadurch, dass die Steuerzeitabschnitte festgelegte Signale enthalten - im Gegensatz zu den ständig wechselnden Videodaten - können die Signale in den Steuerzeitabschnitten gut zur Synchronisierung von digitalen Maß- und Prüfgeräten genutzt werden.
- 35 Bei einem praktisch ausgeführten Verfahren wurde ferner vorgesehen, dass in den Steuerzeitabschnitten nach dem Schreiben bzw. Lesen dem Schreib-Lese-Speicher folgende Code-Folge zugeführt wird: BST, PALL, REF, NOPs.

5 Einzelheiten dieser Code-Folgen hängen von den jeweiligen Ausführungen der SDRAMs ab.

Je nach Anforderungen an Geschwindigkeit, an Menge der zu speichernden Videodaten und je nach verwendetem SDRAM kann
10 die Aufteilung der Videosignale (Demultiplex) verschieden gewählt werden. Bei einem praktisch durchgeführten Verfahren hat es sich bewährt, dass die Aufteilung der Videosignale bildelementweise erfolgt.

15

Kurze Beschreibung der Zeichnung

Ein Ausführungsbeispiel der Erfindung ist in der Zeichnung anhand mehrerer Figuren dargestellt und in der
20 nachfolgenden Beschreibung näher erläutert. Es zeigt:

Fig. 1 eine Anordnung zur Durchführung des erfindungsgemäßen Verfahrens,

25 Fig. 2 schematisch die Darstellung der Aufteilung der Videosignale in mehrere Datenströme und

Fig. 3 schematisch Schreib- und Lese-Vorgänge sowie die dazwischen erfolgte Steuerung des SDRAM's.

30

Beschreibung des Ausführungsbeispiels

Der Anordnung nach Fig. 1 werden über einen Eingang 2
35 digitale Videosignale zugeführt, die in einer Schaltung 3 in vier parallele Datenströme a, b, c, d aufgeteilt werden, die jeweils um die Dauer eines Bildelementes gegeneinander verzögert sind. In einem Zwischenspeicher 3' - in Fig. 1 als PREFIFO bezeichnet - wird aus den

5 Datenströmen a, b, c, d jedes vierte Bildelement entnommen, wodurch komprimierte Datenströme A, B, C, D entstehen. Dazu werden die Schaltung 3 und der Zwischenspeicher 3' mit einem Takt CKA (auch Masterclock genannt) getaktet. Der Zwischenspeicher 3' erhält
10 geeignete Steuersignale WR_EN und RD_EN, die das Schreiben jedes vierten Bildelementes und das Lesen jedes gespeicherten Bildelementes bewirken.

Dieser Vorgang ist in Fig. 2 schematisch dargestellt, wobei in Zeile H anhand von Austastimpulsen die Dauer einer Fernsehzeile angedeutet ist. Wegen des großen Verhältnisses der Zeilenperiode zu der Dauer eines Bildelementes sind in Fig. 2 alle Signale und Datenströme unterbrochen dargestellt.

20 Die Zeilen a bis d zeigen die jeweils um die Dauer eines Bildelementes verzögerten und gleichlautend in Fig. 1 bezeichneten Datenströme. Die Bildelemente sind dabei von 0 beginnend fortlaufend nummeriert. In dieser Form werden
25 die Datenströme a bis d dem Zwischenspeicher 3' (Fig. 1) zugeführt. Mit dem Takt CKA geschrieben und gelesen wird jedes vierte jeweils in dem Datenstrom a bis d enthaltene Bildelement - in Fig. 2 aus dem Datenstrom a also die Bildelemente 3 und 7, aus dem Datenstrom b die
30 Bildelemente 2 und 6 usw. Dadurch entstehen die Datenströme A, B, C und D mit dem gleichen "Bildelementetakt" CKA. Da sie jeweils nur jedes vierte Bildelement enthalten, sind sie gegenüber den Datenströmen a bis d entsprechend zeitkomprimiert.

35 Jeweils eine Farbkomponente eines Bildpunktes wird mit einem 10 Bit breiten Datenwort wiedergegeben. Es sind jedoch auch andere Bitbreiten möglich. Zur anschaulicheren Darstellung wird auf die Verarbeitung mehrerer

5 Farbkomponenten bei dem Ausführungsbeispiel im Einzelnen nicht eingegangen. Es ist davon auszugehen, dass entsprechend mehrere Datenströme, beispielsweise für R, G und B oder Y, CR und CB, parallel verarbeitet werden. Ebenso besteht die Möglichkeit bei zugeführten
10 Videosignalen, die einer progressiven Abtastung zugrunde liegen und später als Videosignale mit Zwischenzeile gebraucht werden, für die gradzahligen und ungradzahligen Zeilen getrennte Speicher bzw. Speicherbereiche vorzusehen.

15 Die in Fig. 2 in den Zeilen A bis D angedeuteten Datenströme werden dann in den Schreib-Lese-Speicher 1 eingeschrieben und dort entsprechend der Erfindung zwischengespeichert. Von einem SDRAM-Controller 8 erhält
20 das SDRAM 1 Adressen ADDR und Steuerdaten CONTR. Außerdem erhalten das SDRAM 1 und der SDRAM-Controller 8 den Takt CKA. Dieser Takt dient im SDRAM 1 zum Schreiben und Lesen.

An das SDRAM 1 schließt sich ein FIFO-Speicher 4 an, in
25 den die aus dem SDRAM gelesenen Datenströme mit dem Takt CKA geschrieben werden. Zum Lesen aus dem FIFO-Speicher 4 dient ein Takt CKB. Dieser ist Teil der Studionorm und nicht synchron mit dem Takt CKA. Einer weiteren
30 Steuereinrichtung 7 werden die Takte CKA und CKB sowie Rücksetzsignale WRES und PRES zugeführt. Aus beiden Takten CKA und CKB wird der Füllgrad des FIFO-Speichers 4 ermittelt. Droht der FIFO-Speicher 4 über- oder
leerzulaufen, werden entsprechende Informationen an den SDRAM-Controller 8 gegeben, der durch Lesen von weiteren
35 Daten den FIFO-Speicher 4 auffüllt oder das Lesen von weiteren Daten zunächst unterbindet.

Ein gesamter in Fig. 3 dargestellter Schreib-Lese-Zyklus enthält eine Schreibperiode WR und Leseperioden READ1 bis

5 READ3. Jeder dieser Schreib- bzw. Leseperioden ist ein
Zeitabschnitt WP bzw. RP zum Vorbereiten des Schreibens
bzw. Lesens und ein Zeitabschnitt WF bzw. RF zum
Abschließen des Schreibens bzw. Lesens zugeordnet. Während
dieser Zeitabschnitte erfolgt auch eine Wiederauffrischung
10 des Speicherinhalts des SDRAM's.

In dem SDRAM-Controller 8 sind für die Schreib- bzw.
Lesevorbereitung WP und RP sowie für den Abschluss WF und
RF des jeweiligen Vorgangs Befehlsfolgen programmiert, die
15 an die Verwendung des jeweiligen SDRAM-Bausteins angepasst
sind. Bei einer praktischen Ausführung der Erfindung mit
einem SDRAM vom Typ MB81F64842C-102 der Firma Toshiba
wurden folgende Kommandos gewählt:

WP: NOPs, PALL, NOPs, REF, ACTV, ACTV, NOPs,
20 WR: WRIT, (NOPs),
WF: BST, PALL, REF, NOPs,
RP: NOPs, PALL, NOPs, REF, ACTV, ACTV, NOPs,
RD: READ, (NOPs),
RF: BST, PALL, REF, NOPs.

25

30

35

5

PATENTANSPRÜCHE

1. Verfahren zur Speicherung von Videosignalen mit Hilfe eines beim Schreiben und Lesen synchron betriebenen Schreib-Lese-Speichers (SDRAM), wobei dem Schreib-Lese-Speicher ein weiterer Speicher (FIFO) mit unterschiedlichen Frequenzen zum Schreiben und Lesen nachgeschaltet ist, dadurch gekennzeichnet, dass die zu speichernden Videosignale in mehrere parallele Datenströme aufgeteilt werden, dass die Datenströme derart zeitkomprimiert werden, dass die komprimierten Datenströme nur einen Teil eines vorgegebenen Schreib-Lese-Zyklus für den Schreib-Lese-Speicher einnehmen, dass aus dem Schreib-Lese-Speicher gelesene Datenströme über den weiteren Speicher geleitet und zu Videosignalen zusammengefasst werden.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass der Schreib-Lese-Zyklus eine Schreibperiode und mindestens eine Leseperiode umfasst.

3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, dass der Schreib-Lese-Zyklus eine Schreibperiode und drei Leseperioden umfasst.

4. Verfahren nach einem der Ansprüche 2 oder 3, dadurch gekennzeichnet, dass die Schreib- bzw. Leseperioden jeweils vor dem Schreiben bzw. Lesen Steuerzeitabschnitte zum Einstellen des Schreib-Lese-Speichers zum Schreiben bzw. Lesen und nach den Schreib- bzw. Leseperioden Steuerzeitabschnitte zum Abschließen des Schreibens bzw. Lesens enthalten.

5 5. Verfahren nach Anspruch 4, dadurch gekennzeichnet,
dass in den Zeitabschnitten ferner ein Auffrischen des
Schreib-Lese-Speichers erfolgt.

10 6. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet, dass in den vor dem Schreiben bzw.
Lesen liegenden Steuerzeitabschnitten folgende Code-Folge
dem Schreib-Lese-Speicher zugeführt wird: NOPs, PALL,
NOPs, REF, ACTV, ACTV, NOPs.

15 7. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet, dass in den Steuerzeitabschnitten
nach dem Schreiben bzw. Lesen dem Schreib-Lese-Speicher
folgende Code-Folge zugeführt wird:
BST, PALL, REF, NOPs.

20

8. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet, dass die Aufteilung der
Videosignale bildelementweise erfolgt.

25

30

35

5

ZUSAMMENFASSUNG

Bei einem Verfahren zur Speicherung von Videosignalen mit Hilfe eines beim Schreiben und Lesen synchron betriebenen Schreib-Lese-Speichers (SDRAM), wobei dem Schreib-Lese-Speicher ein weiterer Speicher (FIFO) mit unterschiedlichen Frequenzen zum Schreiben und Lesen nachgeschaltet ist, werden die zu speichernden Videosignale in mehrere parallele Datenströme aufgeteilt. Die Datenströme werden derart zeitkomprimiert, dass die komprimierten Datenströme nur einen Teil eines vorgegebenen Schreib-Lese-Zyklus für den Schreib-Lese-Speicher einnehmen. Aus dem Schreib-Lese-Speicher gelesene Datenströme werden über den weiteren Speicher geleitet und zu Videosignalen zusammengefasst.

Fig. 1

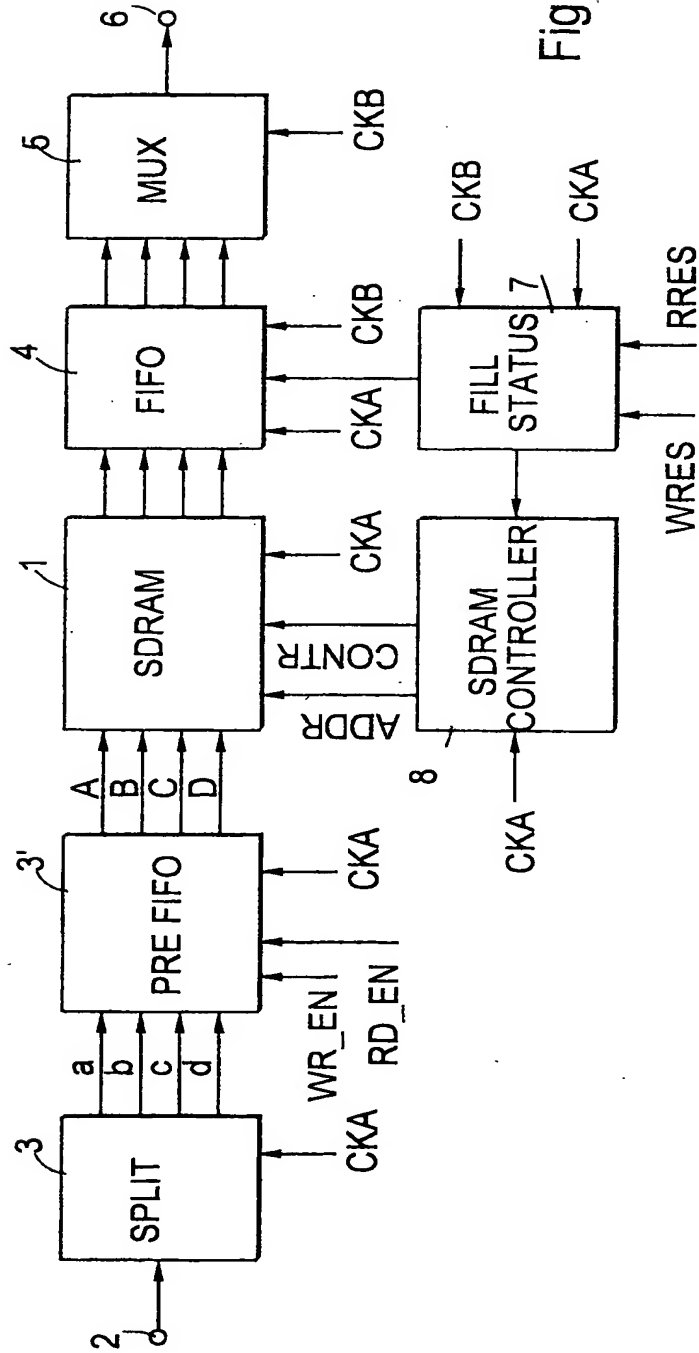


Fig. 1

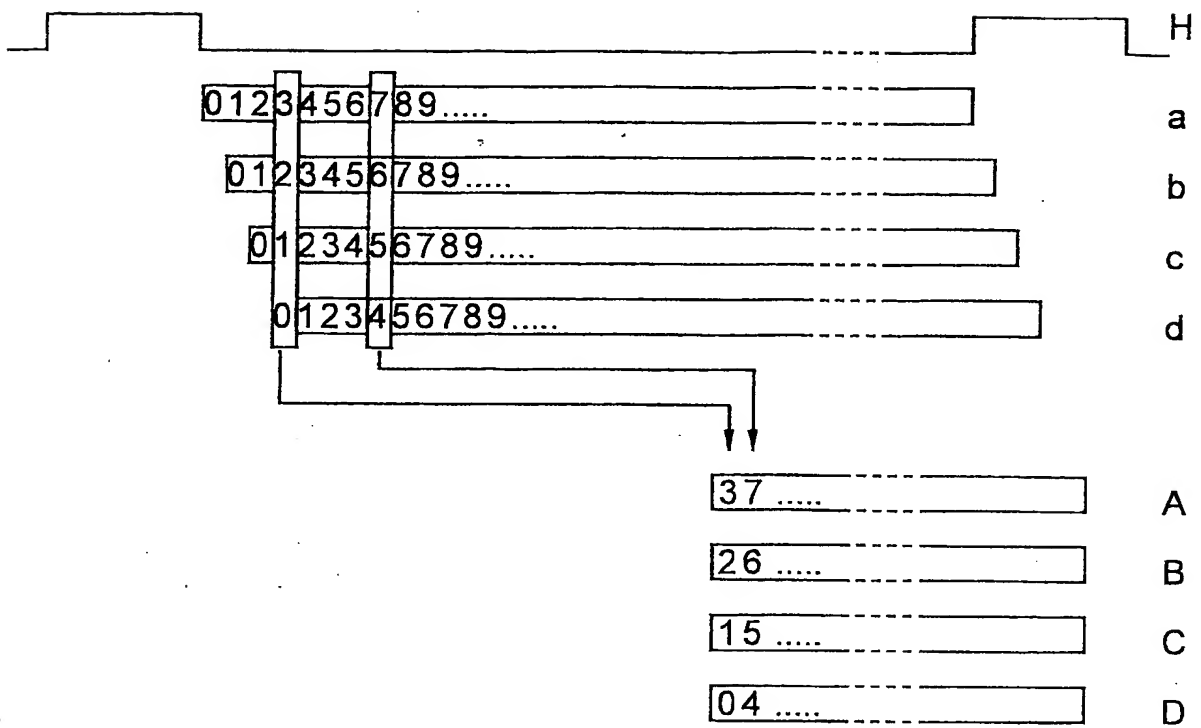


Fig.2

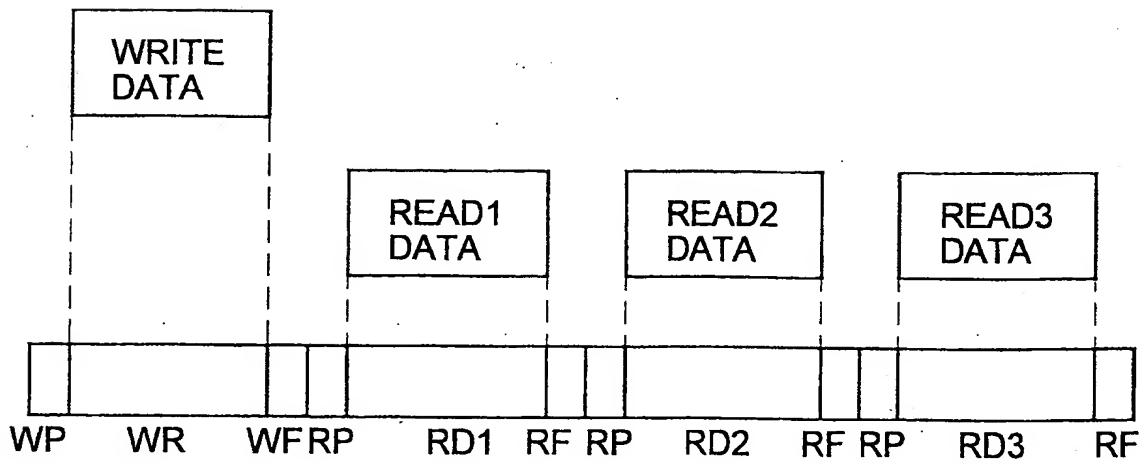


Fig.3